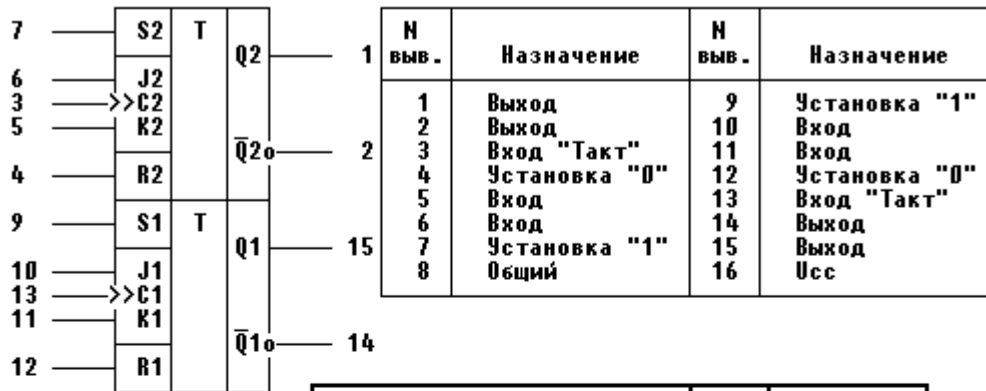


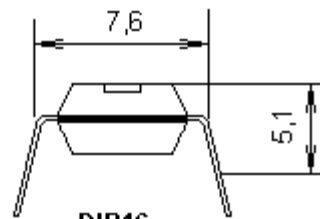
КР561, КР1561ТВ1

Два J-K триггера

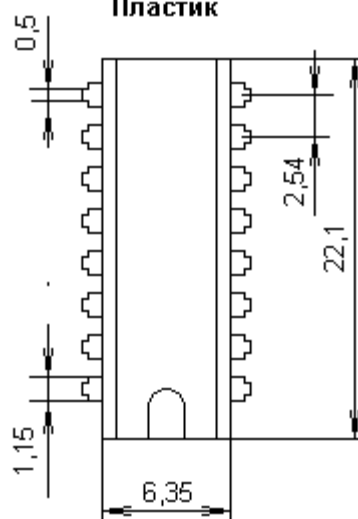


Входы					С	Выходы	
С	J	K	S	R		Q	\bar{Q}
0	1	X	0	0	\neg	1	0
1	X	0	0	0	\neg	1	0
0	0	X	0	0	\neg	0	1
1	X	1	0	0	\neg	0	1
X	X	X	0	0	\neg	Qn	$\bar{Q}n$
X	X	X	1	0	X	1	0
X	X	X	0	1	X	0	1
X	X	X	1	1	X	1	1

При подаче на информационные входы J и K уровня Н триггер работает в счетном режиме. При наличии на входе С низкого уровня напряжения происходит запись информации в первую ступень триггера. Переключение второй ступени и запись информации по входам J и K осуществляются положительным фронтом сигнала по входу С. Запись информации по входам R и S осуществляется независимо от логических состояний на входах J, K, С.



DIP16
Пластик



Тип микросхемы	КР1561ТВ1
Фирма производитель	СНГ
Функциональное назначение	2 JK-триггера
T, C	-25...+85
Vdd min...Vdd max, В	-0.5...+15
Pd, мВт	200
Напр. сиг.	CLK-Q
Vil(Vnl), В при Vdd=5В	(1.5)
Vih(Vnh), В при Vdd=5В	(1.5)
Icc, мкА при Vdd=5В	5n
TrHL тип, нс при Vdd=5В	75
TrLH тип, нс при Vdd=5В	75
TrHL max, нс при Vdd=5В	200
TrLH max, нс при Vdd=5В	200
Vil(Vnl), В при Vdd=10В	(3)
Vih(Vnh), В при Vdd=10В	(3)
Icc, мкА при Vdd=10В	5n
TrHL тип, нс при Vdd=10В	50
TrLH тип, нс при Vdd=10В	50
TrHL max, нс при Vdd=10В	100
TrLH max, нс при Vdd=10В	100
Корпус	16DIP